

영차 동적 특성을 갖는 단일 인덕터 4개 출력 직류-직류 컨버터의 설계

(Single Inductor 4-Output DC-DC Converter with Bang-Bang Zeroth Order Control)

오민욱¹, 박동출², 공태황², 최석환³, 조규형^{1,a}

¹ KAIST, 전기 및 전자공학과

² Samsung Electronics Co., Ltd, 시스템 LSI 부서

³ SK Hynix, 낸드 플래시 부서

MinWook Oh¹, DongChul Park², TaeHwang Kong², SukHwan Choi³, Gyu-Hyeong Cho^{1,a}

¹ KAIST, Department of Electrical Engineering

² Samsung Electronics Co., Ltd, System LSI Division

³ SK Hynix, Nand Flash Division

E-mail : ghch0@kaist.ac.kr

요약 - 본 논문은 단일 인덕터 다중 출력 벡 컨버터에 영차 동적 특성을 갖는 뱅뱅(Bang-Bang) 제어를 새로운 제어방법으로 제안하고 있다. 메인루프는 위상검출기, 전하 펌프, 필터, 그리고 비교기로 구성되어 있다. BBZOC의 SIMO 벡 컨버터는 기본적인 전압 모드 제어와 비교되는 보상을 적용하였다. 이는 1P4M 0.35um BCD 공정을 사용하였고, 최대 83%의 효율을 1.04W의 출력파워로 얻을 수 있다. 그리고 최대 출력파워는 2.7W이고 파워밀도는 1.07W/mm²이다. 다른 공정들과의 차이점을 비교해보았을 때, 이는 파워밀도 측면으로 최고의 성과를 얻었다.

Abstract - This paper presents a new control scheme dubbed Bang-Bang Zeroth-Order Control (BBZOC) for Single Inductor Multiple Output (SIMO) buck converter. The main loop control utilizes a phase detector, charge pump, filter, and comparator. The SIMO buck converter with BBZOC simplifies the compensation design compared to conventional voltage mode control. This work is fabricated in 1P4M 0.35um BCD process and achieves 83% maximum efficiency with the rated output power of 1.04W. The maximum output power is 2.7W and the maximum power density is 1.07 W/mm². Considering the difference in the process, this work represents the state of the art in the power density.

a. Corresponding author; ghch0@kaist.ac.kr

Copyright ©2015 IDEC All rights reserved.
This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

I. 서론

최근에 휴대용 장치의 성능이 향상되면서, 사용자들은 휴대용 장치를 더 오래 동안 사용할길 원한다. 스마트폰, 태블릿-PC 등은 우리의 삶과 떼어놓을 수 없는 장치가 되었다.

휴대 장치의 사용 시간을 늘리기 위한 방법 중에서 다중 전압을 이용한 방법이 가장 인기 있는 방법이다. 컨버터가 더 많은 출력을 낼수록, 많은 인덕터가 필요로 한다. 그러나 인덕터는 PCB상에서 가장 많은 공간을 차지하는 요소이다. 인덕터의 수를 줄이는 것이 모바일 시장에서 경쟁력으로 작용하게 된다. 따라서 단일 인덕터 다중 출력 컨버터가 다중 전원을 공급하는데 효과적인 해결책이다.

유사 연속 전도 모드 (PCCM) 는 각각 출력의 구동능력을 향상시켰다 [1]. PCCM은 기존의 시간 다중화의 유사 불연속 전도 모드(PDCM) 보다는 출력의 구동능력을 향상시켰다. 그리고 출력전압 간의 cross-regulation을 제거하기 위해 환류를 이용하여 인덕터의 최대 전류를 감소시켰다. 그러나 여전히 정상상태에서 환류에 의해 스위치에서 발생하는 전력소모가 있고, 근본적으로 시간 다중화 방식이기 때문에 출력의 개수를 늘리는데 한계가 있다. 더욱이 각각 출력에 비례-적분(PI) 보상을 사용하여 복잡하고 면적을 증가시킨다.

SIMO 부스트 컨버터는 Ordered power-distributive control(OPDC) 개념을 적용하여 출력을 regulation 한다 [2]. 그러나 마지막 출력 전류가 0에 가까워지면, 전체 시스템이 불안정해진다. 여전히 정상상태에서 환류에 의해 스위치에서 전력 소모가 발생한다.

또 다른 방법은 메인 루프의 제어 방식이 스위치드 커패시터를 이용한 이산 시간 아날로그 프로세서와 펄스 폭 변조에 의해서 제어하는 것이다 [3]. 그러나 각 출력에 증폭기와 이산 시간 아날로그 프로세서가 존재하여 IC로 구현하기가 너무 복잡하다.

또 다른 SIMO 부스트 컨버터는 각 출력은 비교기에 의해 제어가 되고, 인덕터의 환류를 이용하여 메인 루프를 제어한다 [4]. 이런 제어방법은 출력 부하전류와 무관하게 시스템을 안정적으로 할 수 있는 장점이 있다. CCM에서 환류덕분에 부하전류 과도응답특성이 향상된다. 그러나 시스템이 안정적으로 동작하기 위해서는 일정량의 환류가 필요하고 이것이 정상상태에서 스위치의 전력 소모로 나타난다. 마지막으로 SIMO 벡/부스트 컨버터는 3개의 승압 출력과 2개의 감압출력과 1개의 추가 출력으로 구성되어 있다 [5]. 이 컨버터는 추가 출력을 모니터링 하면서 모든 출력이 필요로 하는 에너지보다 조금 높게 잔여 전류는 0이 되지만, 실제로는 부하전류 전이를 고려하여 소량의 잔여 전류가 존재한다. 빠른 과도 응답과 넓은 부하 전류 범위에서 안정적으로 동작하지만 추가 출력과 추가 외부 소자가 필요하기 때문에 가격측면에서 불리하다.

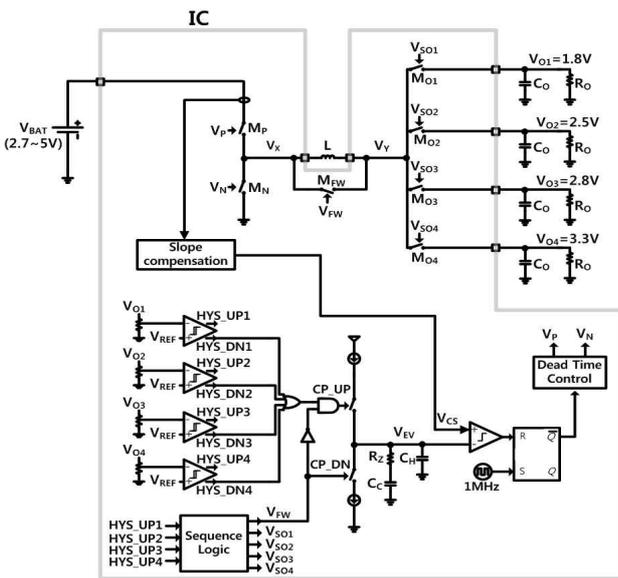


그림 1. 제안된 구조의 탑 뷰 블록 다이어그램.
Fig. 1. Top View Block Diagram of Proposal Architecture

제안된 구조가 가지는 장점은 다음과 같다. 1) 직류-직류 컨버터의 효율을 향상시키기 위해서 정상상태에서 환류를 0에 수렴하게 제어한다. 2) 직류-직류 컨버터를 작게 IC로 집적화하기 위해 모든 출력을 비교기로 제어한다. 3) 비교기와 위상검출기를 이용하여 각 출력의 오차를 합산하여 메인 루프를 제어한다. 그리고 제안하는 구조에서는 증폭기와 수동 소자로 구성되는 일반적인 보상방법이 필요 없는 장점을 가지게 된다.

본 논문에서는 Bang-Bang Zeroth-Order control(BBZOC)이라는 비교기와 위상검출기를 기반으로 한 새로운 SIMO 직류-직류 컨버터의 형태를 제안한다. BBZOC의 동작 원리와 주요 회로 구현에 대한 내용을 II에서 보여준다. 그리고 III에서는 BBZOC 직류-직류 컨버터의 실험결과와 성능에 관하여 설명한다. IV는 결론이다.

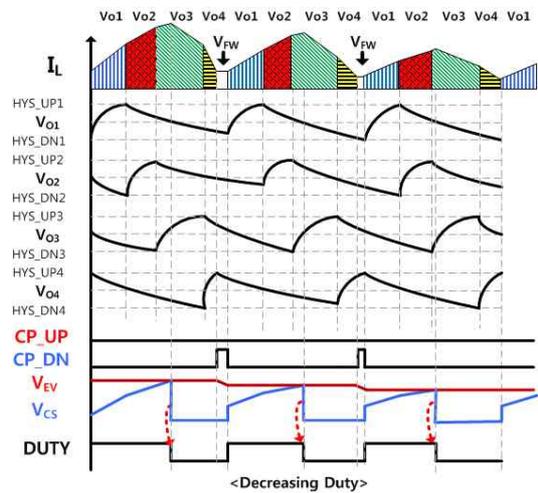


그림 2. 과도 에너지의 상황
Fig 2. Excessive Energy Case

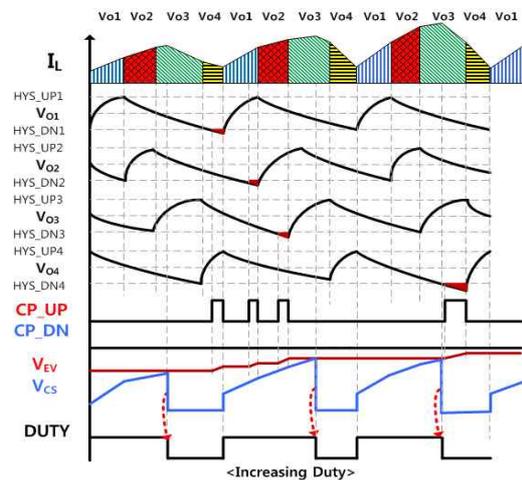


그림 3. 불충분한 상황에서의 에너지
Fig 3. Insufficient Energy Case

II. 실험 방법

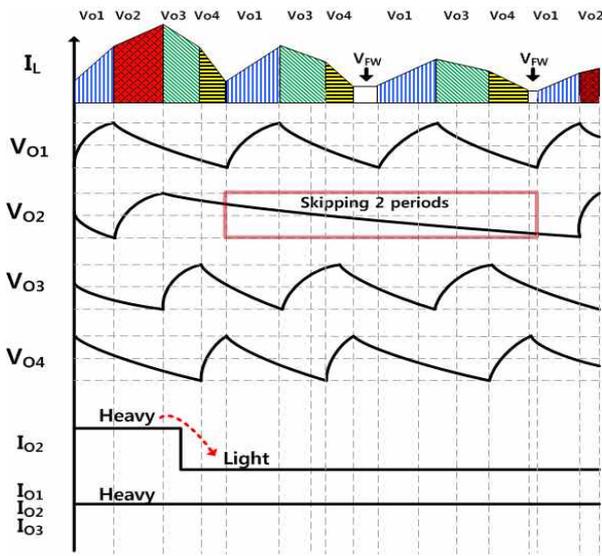


그림 4. 부분적 생략 경우.
Fig 4. Partial Skipping Case

1. Bang-Bang Zeroth-Order Control

가. 새로운 구조

제안하는 구조는 비교기, 위상 검출기, 전하 펌프, 전류 센서, 기울기 보상기, PWM 생성기, 그리고 데드-타임 컨트롤러로 구성되어있고, 전체 구성은 그림 1과 같다. 일반적인 직류-직류 컨버터는 PI 보상회로를 이용하여 인덕터의 전류를 제어한다. 그러나 본 구조에는 각각 출력의 위상 오차의 합과 환류 구간의 위상을 비교하여 메인루프를 제어한다. 각각 출력은 비교기를 이용하여 bang-bang 제어된다 [6]. 이는 넓은 부하 전류 범위를 가지고, 간단한 보상 회로를 갖는 부하전류에 의존적인 제어방식이다. 환류가 계속 흐르게 되면 효율이 나빠질 수 있지만, 제안한 구조에서는 정상상태에서는 0이 되어 컨버터의 효율을 최대화하고, 부하 과도 응답 상황에서는 오버슈트와 언더슈트를 작게 해준다. 오차 전압(V_{EA})은 전하펌프와 필터에 의해서 생성된다. 전력 스위치(M_p)에서 전류를 감지하여 기울기 보상기를 적용한 전류 파형(V_{CS})과 V_{EA} 를 비교기로 비교하여 PWM 파형을 생성한다.

전압을 비교, 동작하는 원리는 다음과 같다. 출력으로 정의되는 $V_{O1} \sim V_{O4}$ 를 여러 저항으로 나눠 비교기의 상한선과 비교하여 커지면 그림 1의

표 1. LIC의 비교

Table 1. Comparison of LIC

Control Scheme	Loop Dynamics	Main Features
Voltage Mode Control	L, C_o	☹️ Complex compensation ☹️ Slow response
Current Mode Control	L, C_o	☹️ Difficulty in compensation for a wide load range
Load-Independent Control(LIC)	L, C_o	😊 Load independent 😊 Easy wide load range control 😊 Simple compensator

표 2. BBZOC의 비교

Table 2. Comparison of BBZOC

Control Scheme	Loop Dynamics	Main Features
Freewheeling Current Control [4]	L, C_o	😊 Good transient response ☹️ Offset freewheeling current ☹️ Loss owing to freewheeling
Vestigial Current Control [5]	L, C_o	😊 Vestigial current is returned ☹️ Extra energy ☹️ Additional components for V_A
Bang-Bang Zero th -Order Control(BBZOC)	L, C_o	😊 No freewheeling @ steady state 😊 No decrease in efficiency @ steady state 😊 No additional components

HYS_UP1/2/3/4를 High로 출력하고, 하한선과 비교하여 작아지면 HYS_UP1/2/3/4를 Low로 출력한다. 그리고 시퀀스 로직 블록에서 HYS_UP1이 High가 되면 스위치(M_{O1})를 끄면서 동시에 스위치(M_{O2})를 켜게 된다. 출력의 마지막 스위치(M_{O4})가 꺼지면 스위치(M_{PW})를 켜면서 남은 에너지를 인덕터와 환류 스위치에 저장한다. 이 때, 에너지가 부족하게 되면 전하 펌프에서 CP_UP이 발생하고, 에너지가 과잉 시에 발생하는 CP_DN이 균형을 이루면서 정상상태에서 환류를 0에 수렴하게 한다. CP_DN신호가 CP_UP보다 우선순위가 높게 논리 게이트로 CP_UP신호를 마스킹 했다.

나. 동작 원리

BBZOC 벡 컨버터는 출력의 부하 전류가 갑자기 줄어들면 그림 2와 같이 동작한다. 에너지가 과잉인

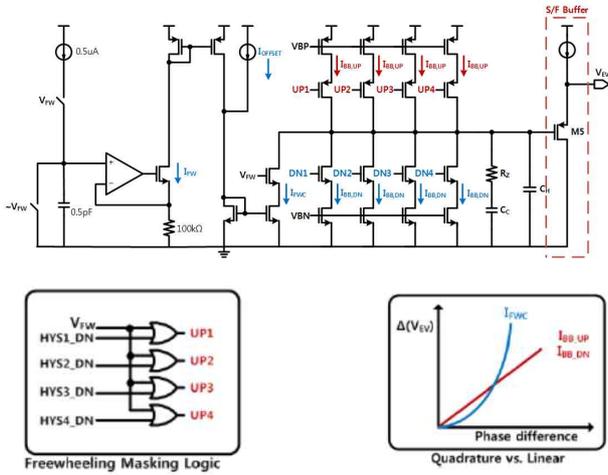


그림 5. 전하 펌프와 필터
Fig 5. Charge Pump and Filter

상태에서 각 출력을 순차적으로 출력한 뒤 마지막에 프리휠링 구간이 발생한다. 그러면 인덕터의 빌드업 전류를 줄이기 위해서는 V_{FW} 구간 동안 전하 펌프의 전압을 감소시켜야 한다. 그러면 에러 전압(V_{EV})이 감소함에 따라서 빌드업 듀티도 감소하여 인덕터의 피크 전류(I_L)를 점차 감소시킨다. 결국에는 프리휠링 구간이 사라진다. V_{CS} 신호와 V_{EV} 신호를 비교하면서 BBZOC 벅 컨버터의 메인루프는 전류모드제어로 제어된다. 반대로 BBZOC 벅 컨버터는 출력의 부하 전류가 갑자기 증가하면 그림 3과 같이 동작한다. 에너지가 부족한 상태에서 각 출력을 순차적으로 출력하고 프리휠링 구간이 발생하지 않는다. 그러면 인덕터의 빌드-업 전류를 증가시키기 위해 각 출력을 하한선과 비교하여 CP_UP 신호를 생성하여 전하 펌프의 전압(V_{EV})을 증가시켜야 한다. 그러면 에러 전압(V_{EV})이 증가하면서 빌드업 듀티가 증가하고, 인덕터의 피크 전류(I_L)를 점차 증가시킨다.

다. 부분적 생략 모드

특정 출력의 부하전류 상황에 따라서 출력 스위치들 (M_{O1} , M_{O2} , M_{O3} , M_{O4})의 스위칭 동작을 생략하는 부분적 생략 모드에 대한 설명이 그림 4에 도시되어 있다. 예를 들어 V_{O2} 의 부하 전류인 I_{O2} 가 갑자기 높은 부하전류에서 낮은 부하전류로 바뀌게 되면 V_{SO1} 이 꺼지게 되면서 V_{SO2} 가 켜지지 않고, 바로 V_{SO3} 가 켜지게 된다.

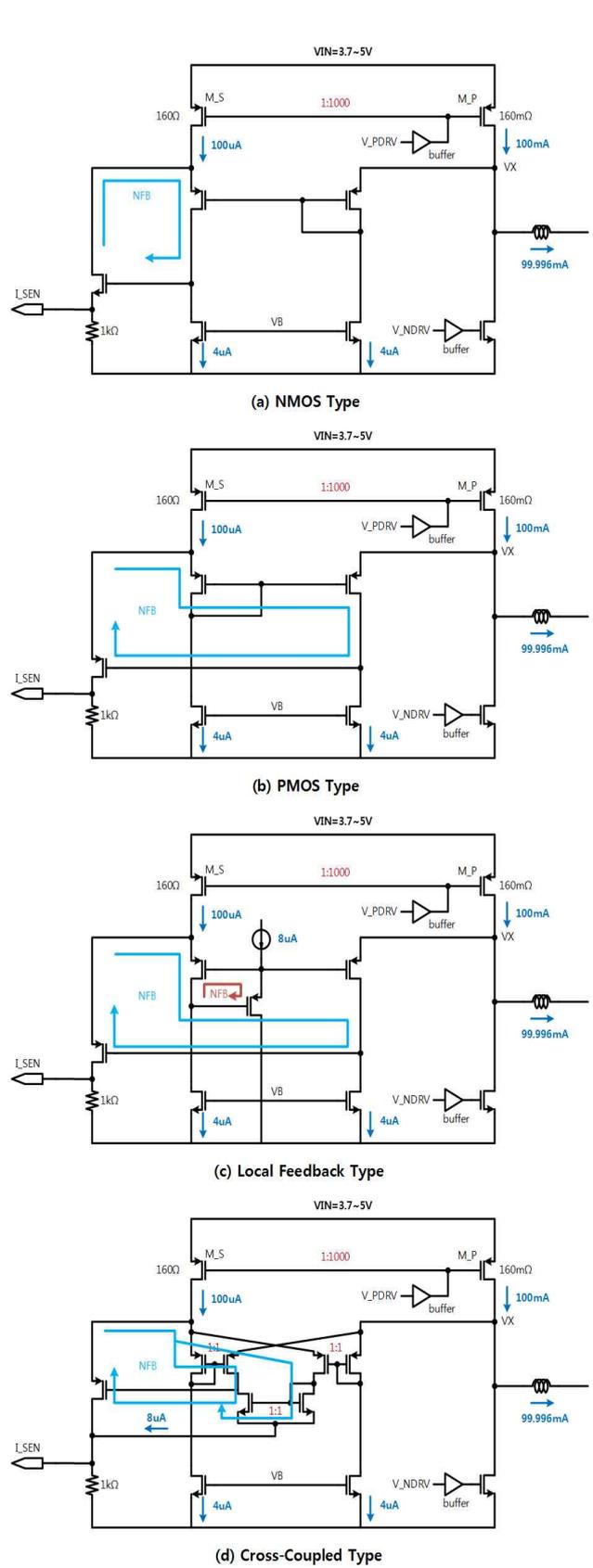


그림 6. 전류 센서 종류
Fig 6. Current Sensor Type
이렇게 되면 M_{O2} 스위치의 스위칭 로스가 감소하여

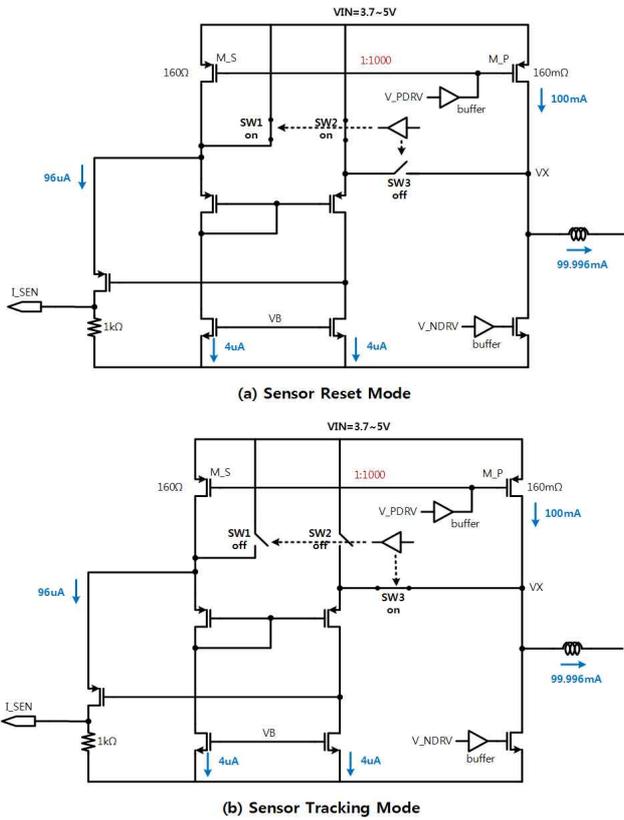


그림 7. 센서 리셋/트래킹
Fig 7. Sensor Reset/Tracking

전체효율이 증가한다. M_{O2} 스위치를 켤 때 쓰여야 할 에너지는 M_{FW} 스위치를 켜서 프리휠링으로 저장된다. 그리고 프리휠링 구간에 의해 V_{EV} 전압이 감소하여 인덕터의 빌드업 피크 전류가 감소하고, 시간이 지나면 프리휠링 구간은 자동적으로 사라지게 된다. BBZOC 제어방법은 Load-Independent Control(LIC)제어에 속한다. 왜냐하면 기본적으로 메인 루프를 전류제어방식으로 제어하여 인덕터에 의해서 생성되는 전달함수의 극점의 특성이 사라지기 때문이다. 따라서 각 출력은 비교기를 사용하여 bang-bang 제어하기 때문에 출력 커패시터(CO)에 의해서 생성되는 전달함수의 극점의 특성이 또한 사라진다. 그래서 보상회로가 간단해지고 집적화하기 용이하다.

라. 제어 방법의 비교

BBZOC 벽 컨버터의 제어 방법과 기존 전압 모드 제어, 전류 모드 제어를 비교하면 표 1과 같다. BBZOC 벽 컨버터의 제어방법과 기존의 SIMO에서

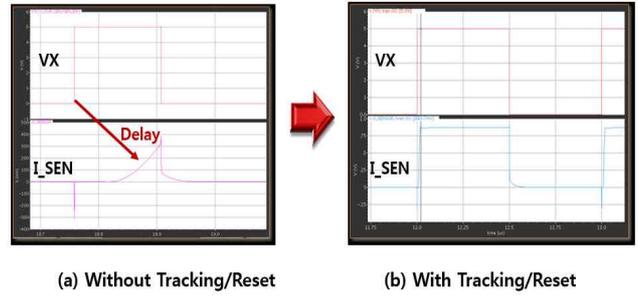


그림 8. 센서 리셋/트래킹 시뮬레이션
Fig 8. Sensor Reset/Tracking Simulation

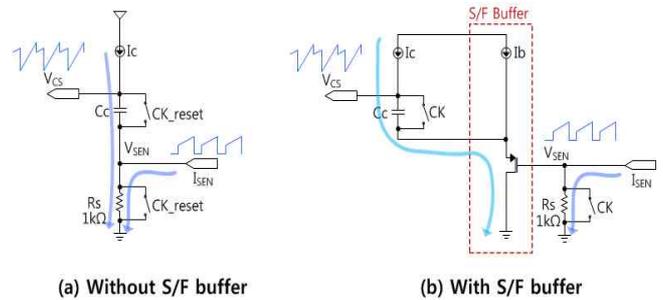


그림 9. 기울기 보상 회로
Fig 9. Slope Compensation Circuits

사용된 LIC 방법과 비교한 것은 표 2와 같다. 환류 제어 [4]는 정상상태에서 일정량의 오프셋 환류가 필요하다. 그리고 Vestigial current control [6]은 외부에 추가 소자들을 필요로 한다. 이에 반해 제한한 BBZOC는 외부에 추가 소자가 필요없고 정상상태에서의 환류가 0이 된다.

2. 주요 회로의 구현

가. 전하 펌프와 필터

그림 5는 전하 펌프와 필터에 대해서 묘사하고 있다. 쿼드레처 특성을 갖는 I_{FWC} 는 프리휠링 구간을 빠르게 0으로 수렴시킨다. 전하 펌프의 출력을 올리는 신호보다 V_{FW} 신호를 우선적으로 제어했다. 이는 프리휠링 구간의 위상 정보가 출력의 bang-bang 제어에서 발생하는 위상 정보보다 가중치를 더 주어 발진하는 것을 방지해준다. 그리고 정상상태에서 전하 펌프의 출력을 제어하는 UPx/DNx(x=1,2,3,4)는 균형을 이루게 된다. 이 때, I_{OFFSET} , I_{BB_UP} , I_{BB_DN} 은 모두 1uA이고 I_{FWC} 는 1~11uA의 범위를 갖는다. 또 $C_C=100pF$, $R_Z=30k\Omega$, $C_H=5pF$ 의 소자 값을 갖는다.

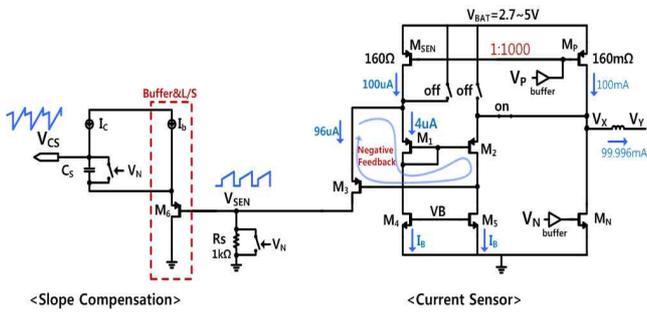


그림 10. 전류 센서 및 기울기 보상기
Fig 10. Current Sensor and Slope Compensator

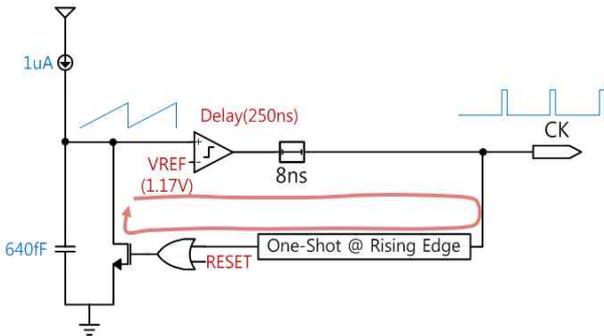


그림 11. 클럭 생성기
Fig 11. Clock Generator

$$V_{CS} = I_{SEN} \times R_S + I_C \times R_S + \int \frac{I_C}{C} \quad (3.1)$$

나. 전류 센서와 기울기 보상기

전력소모가 없는 전류센서는 그림 6과 같이 크게 4가지로 구분된다. (a) NMOS Type은 센서 저항에 따른 이득의 변화가 있지만 높은 대역폭을 가진다. (b) PMOS Type은 센서 저항에 따른 이득의 변화가 없지만 NMOS Type에 비해 낮은 대역폭을 갖는다. (c) Local Feedback Type은 두 번째 극점의 위치를 높게 보내 위상 여유를 확보할 수 있다. (d) Cross-Coupled type은 대칭이 되는 큰 슬루율을 가지고 높은 대역폭을 갖는다. 본 논문의 SIMO 벡 컨버터의 스위칭 주파수가 1MHz이므로 가능한 소비전력이 작은 PMOS Type을 선택했다.

PMOS Type 전류센서는 그림 7과 같이 크게 2가지 동작을 가진다. (a) Sensor Reset Mode에서는

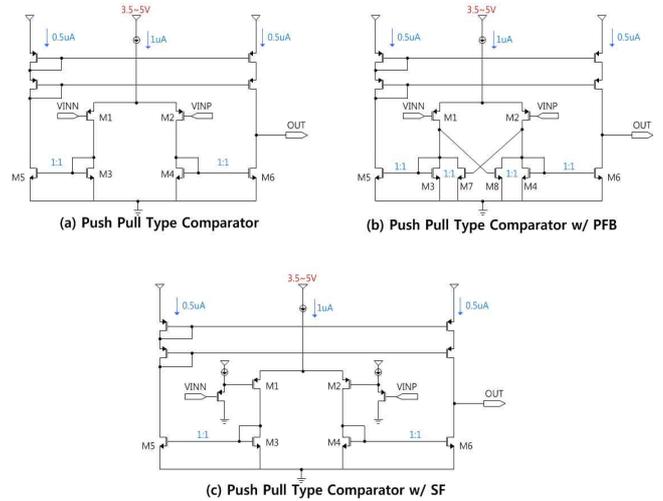


그림 12. 비교기 종류
Fig 12. Comparator Type

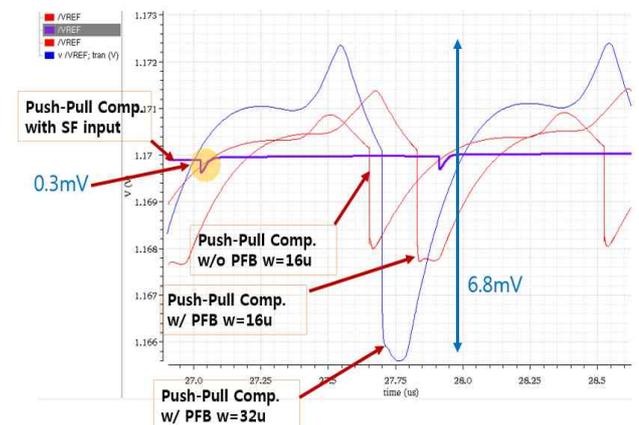


그림 13. 비교기 종류와 입력 트랜지스터 크기에 따른 VREF 리플
Fig 13. Ripple of VREF according to Comparator Type and Input Transistor Size

SW1과 SW2가 켜지면서 V1, V2가 전원전압 (VBAT)에 연결되고 스위칭 노드(Vx)는 꺼진 상태로 대기 전류를 소비하면서 대기하는 모드이다. (b) Sensor Tracking Mode에서는 V1은 SW1이 꺼지면서 M_S의 VDS전압이 확보되면서 M_P에 흐르는 전류를 1/1000만큼 복사한다. V2는 SW2가 꺼지고 SW3가 켜지면서 Vx에 연결된다. 이는 MP1, MP2, MP3, MN1, MN2에 의해서 형성되는 부귀환에 의해 V1과 Vx가 거의 동일한 전압이 되면서 M_S가 복사한 전류의 오차를 최소화하게 된다.

그림 8의 (a) Tracking/Reset 없는 전류 센서에서

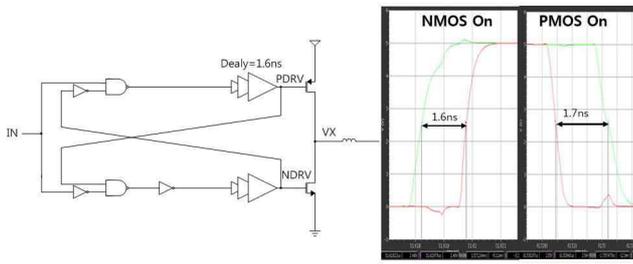


그림 14. 데드 타임 제어기
Fig 14. Dead Time Controller

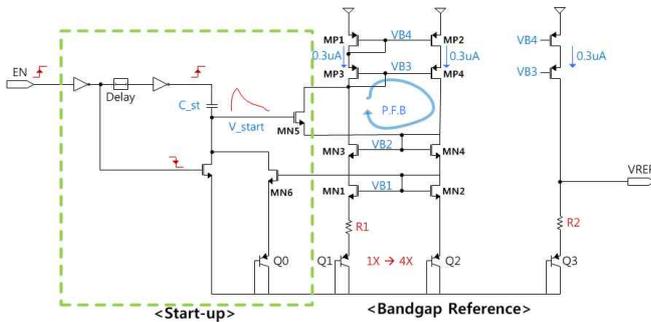


그림 15. 밴드갭 기준전원
Fig 15. Bandgap Reference

$$C = \frac{I \times T}{V} = \frac{1\mu A \times (1\mu s - 0.25\mu s)}{1.17V} = 640fF \quad (3.2)$$

대기 전류가 잡히는 만큼의 시간 지연이 발생하여 100ns 내에 정착하지 못한다. 그러나 (b) Tracking/Reset 있는 구조에서는 reset 상태에서 대기 전류가 계속 흐르고 있고, Tracking 상태로 진입 시 바로 출력전류를 따라가므로 시간 지연이 없이 묘사가 가능하다. 기울기 보상기 회로는 그림 9의 (b)와 같다. 기존의 (a)회로에서 (b)회로로 개선하여 정확성을 향상시켰다. 소스팔로워 버퍼를 추가한 (b) 회로의 수식은 (3.1)과 같고 최종 전류 센서와 기울기 보상기 회로는 그림 10과 같다.

다. 클럭 생성기와 데드타임 컨트롤러

제안된 컨버터에서 사용한 클럭 생성기는 그림 11과 같다. 수식 (3.2)와 같이 1MHz 클럭을 생성하기 위해 비교기의 지연시간(250ns)을 고려하여 커패시터 값을 결정했다. 그리고 톱니파형을 리셋할 때, 비교기의 입력단에서 생성되는 킱백의 영향 때문에 비교기의 입력에 연결된 VREF에 리플을 발생시킨다. 이를 최소화하

기 위해, 입력단에 소스팔로워가 있는 그림

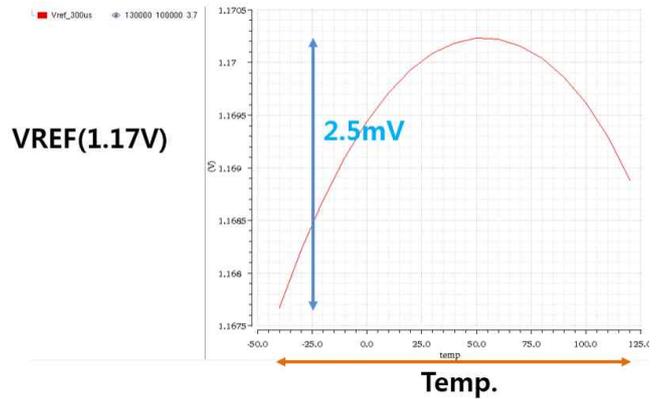


그림 16. 온도 계수 시뮬레이션
Fig 16. Temperature Coefficient Simulation

12의 (c) 구조를 선택했다. 그리고 입력 트랜지스터의 크기에 따른 VREF의 리플에 관련된 시뮬레이션 파형이 그림 13에 제시되어 있다. 본 컨버터에 사용한 데드타임 컨트롤러는 그림 14와 같다. 오버래피지 않는 시간이 1.6~1.7ns 정도의 고정 시간을 갖는 단순한 제어방법의 데드타임 컨트롤러를 사용했다.

라. 밴드갭 기준전원

본 컨버터에 사용한 밴드갭 기준전원은 그림 15와 같다. 스타트-업 회로는 대기전류가 없는 구조로 만들었다. EN 신호가 Low에서 High로 바뀌면 C_st 커패시터의 하단이 플로팅되고, C_st의 상단이 상승하면서 V_start도 상승한다. 그러면 MN5 스위치가 켜지면서 바이어스 회로(MP1~MP4, MN1~MN4, Q1, Q2, R1)에 전류(300nA)가 흐르기 시작한다. 그리고 VB1전압이 settling하면 MN6이 켜지면서 V_start전압을 방전한다.

그리고 VREF는 수식 (3.2)에 의해서 결정되는데 이 때, R1, R2의 저항 비에 의해 밴드갭의 온도계수가 결정된다. 수식 (3.2)에 BJT의 V_BE, V_T, 그리고 BJT의 사이즈 비(N)에 의해서 R2와 R1의 저항 비가 17.9배로 결정했다.

$$VREF = \frac{R2}{R1} \times \ln(N) + V_{BE} \quad (3.2)$$

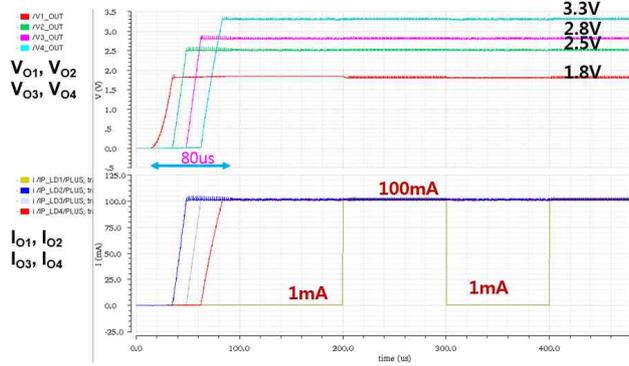


그림 17. 스타트-업 파형
Fig 17. Start-up Wave Form

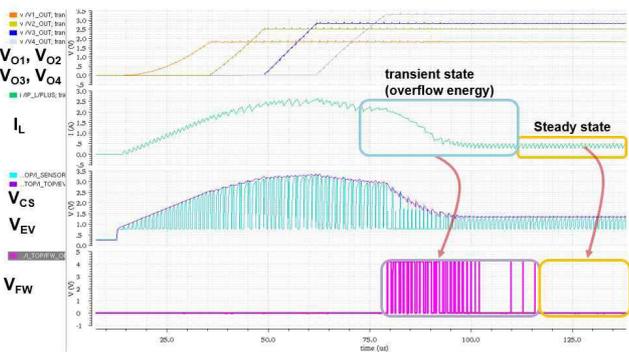


그림 18. 정상상태에서의 환류 구간의 사라짐
Fig 18. Freewheeling Duration Disappears at Steady State

$$TC = \frac{\max(VREF) - \min(VREF)}{VREF \times \Delta Temp} = \frac{2.5mV}{1.169 \times 160^\circ C} = 14ppm/^\circ C \quad (3.3)$$

그림 16은 밴드갭 기준전원에 대한 시뮬레이션 결과이다. $-40^\circ C \sim 120^\circ C$ 에서 2.5mV정도의 변화를 보인다. 수식 (3.3)에서 온도 계수(TC)는 14ppm/°C 정도이다.

III. 결과 및 고찰

1. 시뮬레이션 결과

그림 17은 4개의 출력이 약 80us로 스타트업하는 파형을 보여준다. 그림 18과 같이 정상상태에 도달하면 V_{PW} 신호가 사라지고 환류에 의한 손실이 사라진다. 그리고 여기서 사용된 소자의 값은 $L=4.7\mu H$ (DCR=80mΩ), $C=10\mu F$ (ESR=30Ω)이다.

그림 19는 V1의 부하전류를 1mA에서 100mA로 변경했을 때, 출력의 리플을 보여주고 있다. 또 그림 20은 V1의 부하전류를 100mA에서 1mA로 변경했을 때의 출력 리플을 보여주고 있다.

Load Condition : V1(1.8V, 1mA → 100mA), V2(2.5V, 100mA), V3(2.8V, 100mA), V4(3.3V, 100mA)

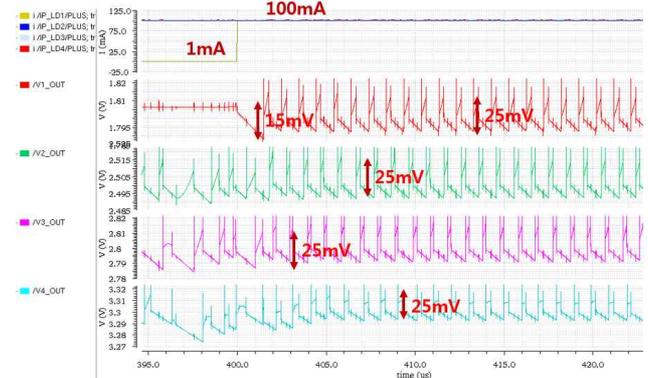


그림 19. 로드의 변화(저전류 → 고전류)
Fig 19. Load Transient (Light → Heavy)

Load Condition : V1(1.8V, 100mA → 1mA), V2(2.5V, 100mA), V3(2.8V, 100mA), V4(3.3V, 100mA)

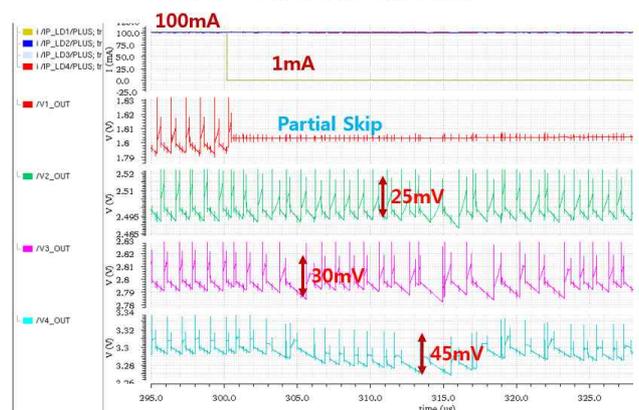


그림 20. 로드의 변화(고전류 → 저전류)
Fig 20. Load Transient (Heavy → Light)

리플의 크기는 30mV 이내이고, 언더슈트는 50mV정도의 수준이다. 4-Output SIMO 벡 컨버터의 효율을 분석해보면 그 요인으로는 출력 스위치 4개에서 발생하는 손실이 4.4%, PMOS/NMOS 파워 스위치가 2.3%, 출력 부하전류가 클 때는 인덕터의 DCR에 의한 손실이 1.4%, 그리고 게이트 드라이버의 손실이 1.3%를 차지한다. 그래서 전체 효율은 90.4%로 시뮬레이션 되었다.

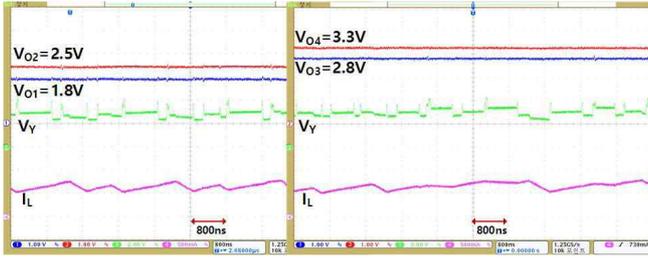


그림 21. 측정파형(DC 레귤레이션)
Fig 21. Measurement Waveform (DC regulation)

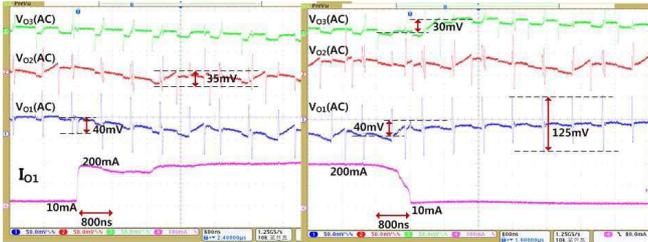


그림 22. 측정파형(로드의 변화)
Fig 22. Measurement Waveform (Load Transient)

2. 측정 결과

그림 21에서는 전원전압이 4.2V에서 정상상태 출력전압이 각각 $V_{O1}=1.8V$, $V_{O2}=2.5V$, $V_{O3}=2.8V$, $V_{O4}=3.3V$ 로 레귤레이션 되고, 인덕터의 전류 파형(I_L)과 출력 스위치 노드(V_Y)의 파형도 정상적으로 출력되고 있는 걸 보여주고 있다. 그리고 측정 파형의 부하전류 조건은 $I_{O1}=200mA$, $I_{O2}=100mA$, $I_{O3}=100mA$, $I_{O4}=100mA$ 이다. 그림 22는 부하전류의 과도 응답상태에서 측정한 파형이고 출력 전압은 그림 18과 같은 조건이다. I_{O1} 이 10mA에서 200mA로 급격히 변화할 때 V_{O1} 의 언더슈트는 약 40mV이고, 200mA에서 10mA로 변화할 때, V_{O1} 의 오버슈트도 약 40mV이다. I_{O1} 의 부하전류의 변화가 인접한 출력 채널인 V_{O3} 에 30mV 정도의 오버슈트를 발생시켰다. 즉, 크로스 레귤레이션은 0.157mV/mA 정도이다. 그리고 125mV 수준의 스파이크 노이즈를 제외한다면 리플의 크기는 약 35mV 정도이다. 그림 23은 제안된 컨버터의 chip 사진이다. 본 컨버터는 동부 1 poly 4 metal 0.35um BCD 공정을 사용하여 제작되었고, 트랜지스터는 5V소자만 사용하였다. 그리고 패드를 포함한 전체 사용 면적은 $2.52mm^2$ 로 상당히 적은 면적을 사용하였다.

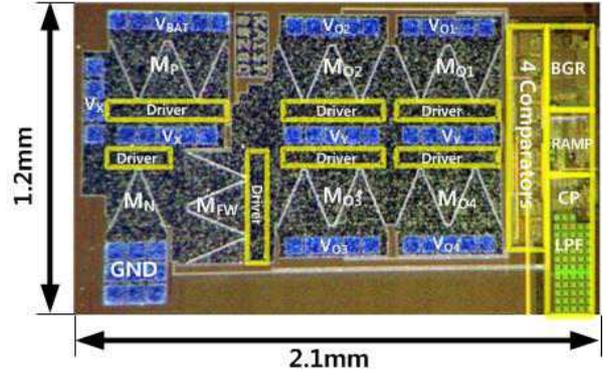


그림 23. 칩 사진
Fig 23. Chip Micrograph

표 3. 성능비교
Table 3. Performance Comparison

	[7] ISSCC 2012	[8] ISSCC 2014	This work
Process	65nm	0.35um	0.35um
Control Method	Charge Control	Ripple-Based Adaptive Off- Time Control	Bang-Bang Zero th -Order Control
Topology	5-output buck	4 output buck	4-output buck
Supply voltage(V)	3.4-4.3	2.7-5	2.7-5
Frequency(MHz)	1.2	1	1
Inductor(uH)	2.2	4.7	4.7
Capacitor(uF)	4.7	10	10
Output ripple(mV)	<40	<30	<35*
Load transient (mV/mA)	0.6	0.16	0.21
Cross regulation (mV/mA)	0.067	0.04	0.157
Max. efficiency(%)	83.1	87	83
Max. output power(W)	2.232	2.16	2.7
Chip Area(mm ²)	1.86	5.4	2.52
Power Density(W/mm ²)	1.2	0.4	1.07

* Ripple without spike

표 3은 기존의 최고 수준의 SIMO 컨버터와 제안된 컨버터의 성능을 비교한 표이다. 출력 리플과 로드 레귤레이션은 [8]보다 조금 크고, [7]보다는 작다. 그리고 크로스 레귤레이션은 기존의 [7-8]보다는 못하다. 각 출력전압은 $V_{O1}=1.8V$, $V_{O2}=2.5V$, $V_{O3}=2.8V$, $V_{O4}=3.3V$ 이고 부하전류가 100mA일 때 최고 효율이 83%이다. 효율 특성으로 보았을 때 [7]과 비슷한 수준이다. 그리고 본 컨버터의 최대 출력 파워는 2.7W이고 이 때, 전력 밀도는 $1.07W/mm^2$ 로 높은 수준이다. 이는 [8]보다는 높고, [7]보다는 조금 낮다. 그러나 [7]이 65nm공정이고 제안된 컨버터는 0.35um 공정이라는 것을 고려했을 때, 제안된 컨버터가 최고수준의 전력 밀도를 달성했다고 볼 수 있다.

IV. 결론

본 논문은 BBZOC으로 출력을 제어하고, 각 출력을 비교기로 레귤레이션하고 있다. 그리고 위상 위상 검출기와 저역필터를 이용하여 인덕터의 전류를 제어한다. 또 보상회로의 설계가 간단해서 제어회로의 면적을 최소화하여 집적회로의 파워밀도를 최대화 하였다. 아울러 정상상태에서 환류를 0으로 수렴하게 하여 전력손실을 최소화하여 효율을 높였다.

참고 문헌

[1] Dongsheng, M., Wing-Hung, K., & Chi-Ying, T., "A pseudo-CCM/DckM SIMO switching converter with freewheeling switching," IEEE Journal of Solid-State Circuits, vol. 38(6), pp. 1007-1014, 2003.

[2] Hanh-Phuc, L., Chang-Seok, C., Kwang-Chan, L., Gyu-Hyeong, C., Se-Won, W., Gyu-Ha, C., et al., K., "A Single-Inductor Switching DC-DC Converter with 5 Outputs and Ordered Power-Distributive Control," IEEE International Solid-State Circuits Conference (ISSCC), pp. 534-620, Feb. 2007.

[3] Belloni, M., Bonizzoni, E., Kiseliovas, E., Malcovati, P., Maloberti, F., Peltola, T., et al., "A 4-Output Single-Inductor DC-DC Buck Converter with Self-Boosted Switch Drivers and 1.2A Total Output Current," IEEE International Solid-State Circuits Conference (ISSCC), pp. 444-626, Feb. 2008.

[4] Young-Jin, W., Hanh-Phuc, L., Gyu-Ha, C., Gyu-Hyeong, C., & Seong-Il, K., "Load-Independent Control of Switching DC-DC Converters With Freewheeling Current Feedback," IEEE Journal of Solid-State Circuits, vol. 43(12), pp. 2798-2808, 2008.

[5] Kyoung-Sik, S., Young-Jin, W., Gyu-Hyeong, C., Gyu-Ha, C., Jae-Woo, L., & Sung-il, K., "Multiple-output step-up/down switching DC-DC converter with vestigial current control," IEEE International Solid-State Circuits Conference (ISSCC), pp. 442-443, Feb. 2009.

[6] Tae-Hwang, K., Young-Jin, W., Se-Won, W., Sung-Wan, H., & Gyu-Hyeong, C., "Zero-order control of boost DC-DC converter with transient enhancement using residual current," IEEE International Solid-State Circuits Conference (ISSCC), pp. 390-392, Feb. 2011.

[7] Chien-Wei, K., & Hung-Chih, L., "Near-independently regulated 5-output single-inductor DC-DC buck converter delivering 1.2W/mm² in 65nm CMOS," IEEE International Solid-State Circuits Conference (ISSCC), pp. 274-276, Feb. 2012.

[8] Danzhu, L., Yao, Q., & Zhiliang, H., "An 87%-peak-efficiency DVS-capable single-inductor 4-output DC-DC buck converter with ripple-based adaptive off-time control," IEEE International Solid-State Circuits Conference (ISSCC), pp. 82-83, Feb. 2014.



오민욱

2014년 경북대학교 전자공학과
학사 졸업.

2014년~ 현재 KAIST 전기 및 전자
석사

<주관심분야 : Analog Circuit>



박동출

2002년 성균관대학교 전자공학과
학사 졸업.

2014년 KAIST 전기 및 전자공학과
석사 졸업.

<주관심분야 : Analog Circuit, PMIC
Circuit, Single Inductor Multi
Output >



공태황

2008년 부산대학교 전자공학과
학사 졸업.

2010년 KAIST 전기 및 전자공학과
석사 졸업.

2014년 KAIST 전기 및 전자공학과
박사 졸업

<주관심분야 : Analog Circuit, PMIC
Circuit, DC-DC Converter >



최석환

2009년 경북대학교 전자공학과
학사 졸업.

2011년 KAIST 전기 및 전자공학과
석사 졸업.

2015년 KAIST 전기 및 전자공학과
박사 졸업

<주관심분야 : Analog Circuit,
Write Driver>



조 규 형

1975년 한양대학교 전자공학과
학사 졸업.

1977년 KAIST 전기 및 전자공학과
석사 졸업.

1981년 KAIST 전기 및 전자공학과
박사 졸업

1982년~1983년 미국 Westinghouse
R&D센터 Post-Doctoral

1991년~현재 KAIST 전기 전자 공학과 교수

<주관심분야 : Analog Circuit, Power Electronic,
PMIC, Display Driver, Energy Harvesting, Touch
Sensors, Audio Amplifier, Biosensors >